

10/534/28

Rec'd PCT/PTO 12 MAY 2005

PCT/JP03/14305

日 本 国 特 許 庁
JAPAN PATENT OFFICE

11.11.03

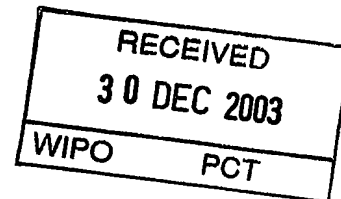
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年11月12日

出 願 番 号
Application Number: 特願2002-328570
[ST. 10/C]: [JP2002-328570]

出 願 人
Applicant(s): TDK株式会社

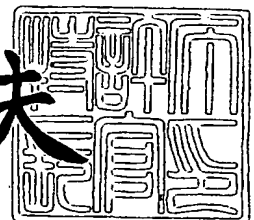


PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年12月11日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 99P04598
【提出日】 平成14年11月12日
【あて先】 特許庁長官殿
【国際特許分類】 H01G 4/38
H01G 4/33
H01G 4/12 352

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

【氏名】 坂下 幸雄

【発明者】

【住所又は居所】 神奈川県川崎市宮前区宮前平1-3-5-4-305

【氏名】 舟窪 浩

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代理人】

【識別番号】 100097180

【弁理士】

【氏名又は名称】 前田 均

【代理人】

【識別番号】 100099900

【弁理士】

【氏名又は名称】 西出 眞吾

【選任した代理人】

【識別番号】 100111419

【弁理士】

【氏名又は名称】 大倉 宏一郎

【手数料の表示】

【予納台帳番号】 043339

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電源ノイズ低減用薄膜コンデンサ

【特許請求の範囲】

【請求項1】 電源に接続され、電源ノイズを低減するための電源ノイズ低減用薄膜コンデンサであって、

前記コンデンサが、誘電体薄膜を有し、

前記誘電体薄膜が、c軸が薄膜形成用基板面に対して垂直に配向しているビスマス層状化合物で構成され、

該ビスマス層状化合物が、組成式： $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とする電源ノイズ低減用薄膜コンデンサ。

【請求項2】 前記コンデンサが、電源と集積回路との間に並列に接続されるデカップリングコンデンサである請求項1に記載の電源ノイズ低減用薄膜コンデンサ。

【請求項3】 前記コンデンサが、電源と集積回路との間に並列に接続されるバイパスコンデンサである請求項1に記載の電源ノイズ低減用薄膜コンデンサ。

【請求項4】 前記コンデンサが、集積回路チップの近傍に配置される請求項2または3に記載の電源ノイズ低減用薄膜コンデンサ。

【請求項5】 前記コンデンサが、集積回路チップに接触して配置される請求項2～4のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【請求項6】 前記コンデンサが、集積回路チップと回路基板との間に配置される請求項2～4のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【請求項7】 前記コンデンサが、回路基板の凹部に埋め込んで装着される請求項2～4のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【請求項 8】 前記コンデンサが、回路基板の表面に装着される請求項 2～4 のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【請求項 9】 前記コンデンサが、回路基板の内部に一体化して形成される請求項 2～4 のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【請求項 10】 前記コンデンサが接続用ソケットの内部または表面に配置される請求項 2～4 のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【請求項 11】 前記コンデンサは、前記薄膜形成用基板上に形成してある下部電極と、前記下部電極の上に形成される前記誘電体薄膜と、前記誘電体薄膜の上に形成される上部電極とを有する請求項 1～10 のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【請求項 12】 前記コンデンサは、電極を介して前記誘電体薄膜が複数積層してある積層構造を有する請求項 1～10 のいずれかに記載の電源ノイズ低減用薄膜コンデンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、デカップリングコンデンサおよびバイパスコンデンサなどのように、電源ノイズを低減するためなどの用途に用いられる電源ノイズ低減用薄膜コンデンサに関する。

【0002】

【従来の技術】

半導体集積回路（LSI）に急激な負荷が作用すると、電源とLSIの配線間に存在する寄生抵抗と寄生インダクタンスにより電圧降下が生じる。この電圧降下は、寄生抵抗および寄生インダクタンスが大きくなるほど大きくなると共に、負荷電流の変動時間が短いほど大きくなる。

【0003】

近年、LSIの動作周波数の高周波化に伴い、クロックの立ち上がり時間が非常に短くなってきているため、電圧降下もますます大きくなる傾向にあり、LSIの誤動作を引き起こしやすい。

【0004】

このような誤動作を防止すると共に、電源ノイズ（スイッチングノイズを含む）による誤動作を防止するために、デカップリングコンデンサを電源に並列に接続し、電源ラインのノイズインピーダンスを低減する方法が採用されている。

【0005】

要求される電源インピーダンスは、駆動電圧に比例し、LSI 当たりの集積数、スイッチング電流および駆動周波数に反比例する。したがって、近年のLSI の高集積化、低電圧化、広周波数化に伴い、電源インピーダンスは、急激に小さくなることが要求されている。電源インピーダンスを小さくするには、デカップリングコンデンサの低インダクタンス化と大容量化が必要である。したがって、デカップリングコンデンサの機能を最大限に発揮させるために、デカップリングコンデンサは、できる限りLSI の近くに配置し、低インダクタンス化を図る必要がある。

【0006】

デカップリングコンデンサとしては、電解コンデンサや積層セラミックコンデンサが用いられるが、これらのコンデンサは、比較的サイズが大きく、LSI の近くに設置することが物理的に困難である。そこで、たとえば下記の特許文献1に示すような薄膜コンデンサが提案されている。

【0007】

しかしながら、前記の特許文献1などに記載してある薄膜コンデンサでは、誘電体薄膜として、PZT、PLZT、 $(Ba, Sr)TiO_3$ (BST)、 Ta_2O_5 などの誘電体薄膜を用いていることから、高温での温度特性に難点を有する。たとえばBSTでは、 $80^\circ C$ での静電容量が、 $20^\circ C$ での静電容量に比較して、 $-1000 \sim -4000 \text{ ppm}/^\circ C$ の温度変化を示し、温度特性が悪いことが、 $80^\circ C$ 以上の高温になることもあるLSI の近くに配置する際には難点となる。

【0008】

また、これらの従来の誘電体薄膜は、誘電体薄膜の厚みが薄くなる（たとえば 100 nm 以下）と、誘電率が低下する傾向にある。さらに、これらの従来の誘

電体薄膜は、その表面平滑性にも難点を有し、誘電体薄膜の厚みを薄くすると、絶縁不良などが生じやすいと言う課題もある。すなわち、従来の薄膜コンデンサでは、小型化および大容量化にも限界があった。

【0009】

さらにまた、これらの従来の誘電体薄膜は、誘電体薄膜の厚みを薄くすると、たとえば100kV/cmの電界を加えた場合に、静電容量が大きく低下すると言う課題も有する。

【0010】

なお、下記の非特許文献1に示すように、組成式： $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ で表され、前記組成式中の記号mが1～8の正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素である組成物が、焼結法により得られるバルクのビスマス層状化合物誘電体を構成すること自体は知られている。

【0011】

しかしながら、この文献には、上記の組成式で表される組成物を、どのような条件（たとえば基板の面と化合物のc軸配向度との関係）で薄膜化（たとえば1μm以下）した場合に、薄くしても、比較的高誘電率かつ低損失を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる薄膜を得ることができるかについては、何ら開示されていなかった。

【0012】

【特許文献1】 特開2001-15382号公報

【非特許文献1】 「ビスマス層状構造強誘電体セラミックスの粒子配向とその圧電・焦電材料への応用」竹中正、京都大学工学博士論文（1984）の第3章の第23～77頁

【発明が解決しようとする課題】

本発明は、このような実状に鑑みてなされ、たとえばLSIの近くに配置することが可能なほどにサイズが小型であり、高温でも特性変化が少なく、しかもバ

イアス依存性が少なく、大容量かつ低誘電損失で、たとえばデカップリングコンデンサやバイパスコンデンサなどのように電源ノイズ低減用薄膜コンデンサとして用いて好適なコンデンサを提供することを目的とする。

【0013】

【課題を解決するための手段および作用】

本発明者は、コンデンサに用いられる誘電体薄膜の材質とその結晶構造に関して鋭意検討した結果、特定組成のビスマス層状化合物を用い、しかも該ビスマス層状化合物のc軸（[001]方位）を薄膜形成用基板面に対して垂直に配向させて誘電体薄膜を構成することで、電源ノイズ低減用薄膜コンデンサとして用いて好適なコンデンサを提供できることを見出した。すなわち本発明者は、薄膜形成用基板面に対してビスマス層状化合物のc軸配向膜（薄膜法線がc軸に平行）を形成することにより、薄くしても、比較的高誘電率かつ低損失（ $\tan \delta$ が低い）であり、誘電率の温度特性に優れ、表面平滑性にも優れる誘電体薄膜を実現できることを見出した。

【0014】

本発明に係るコンデンサは、

電源に接続され、電源ノイズを低減するための電源ノイズ低減用薄膜コンデンサであって、

前記コンデンサが、誘電体薄膜を有し、

前記誘電体薄膜が、c軸が薄膜形成用基板面に対して垂直に配向しているビスマス層状化合物で構成され、

該ビスマス層状化合物が、組成式： $(\text{Bi}_2 \text{O}_2)^{2+} (\text{A}_{m-1} \text{B}_m \text{O}_{3m+1})^{2-}$ 、または $\text{Bi}_2 \text{A}_{m-1} \text{B}_m \text{O}_{3m+3}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であることを特徴とする。

【0015】

好ましくは、前記コンデンサが、電源と集積回路との間に並列に接続されるデ

カップリングコンデンサである。あるいは、前記コンデンサは、バイパスコンデンサであっても良い。

【0016】

好ましくは、前記コンデンサが、集積回路チップ（LSI）に接触して配置される。本発明のコンデンサは、小型であると共に温度特性に優れるので、集積回路チップに接触させて配置することも可能である。

【0017】

あるいは、前記コンデンサは、LSIと回路基板との間に配置されても良い。LSIと回路基板との間の間隔が小さい場合でも、本発明のコンデンサは、小さいので、LSIと回路基板との間に配置されることが可能である。

【0018】

あるいは、本発明のコンデンサは、回路基板の凹部に埋め込んで装着されても良く、あるいは回路基板の表面に装着されても良く、回路基板の内部に一体化して形成されても良く、接続用ソケットの内部または表面に配置されても良い。いずれの場合でも、本発明のコンデンサは、小型であるために、どのような箇所にも配置することができる。

【0019】

好ましくは、前記コンデンサは、前記薄膜形成用基板上に形成してある下部電極と、前記下部電極の上に形成される前記誘電体薄膜と、前記誘電体薄膜の上に形成される上部電極とを有する薄膜コンデンサである。これらの下部電極、誘電体薄膜および上部電極は、薄膜形成用基板の表面に薄膜形成法により形成される。あるいは、前記コンデンサは、電極を介して前記誘電体薄膜が複数積層してある積層構造を有しても良い。

なお、本発明のコンデンサは、薄膜形成用基板の表面に薄膜形成方法により作成した後に、ダイサーなどで切断後、チップ化されて、集積回路、回路基板（中間回路基板、中間接続部材などを含む）やソケットなどに半田接着あるいは埋め込まれることができる。または、本発明のコンデンサは、薄膜形成方法により、LSI、回路基板、ソケットなどに直接に形成されても良い。

【0020】

前記薄膜形成用基板としては、特に限定されず、単結晶材料が好ましいが、アモルファス材料、またはポリイミドなどの合成樹脂などで構成されていてもよい。薄膜形成用基板の上に形成される下部電極は、 $[100]$ 方位に形成してあることが好ましい。下部電極を $[100]$ 方位に形成することで、その上に形成される誘電体薄膜を構成するビスマス層状化合物の c 軸を、薄膜形成用基板面に対して垂直に配向させることができる。

【0021】

本発明では、ビスマス層状化合物の c 軸が薄膜形成用基板面に対して垂直に 100% 配向していること、すなわちビスマス層状化合物の c 軸配向度が 100% であることが特に好ましいが、必ずしも c 軸配向度が 100% でなくてもよい。好ましくは、前記ビスマス層状化合物の c 軸配向度が 80% 以上である。

【0022】

好ましくは、前記ビスマス層状化合物を構成する組成式中の m が、 $1 \sim 7$ のいずれか、さらに好ましくは、 $1 \sim 5$ のいずれかである。製造が容易だからである。

【0023】

好ましくは、前記ビスマス層状化合物が、希土類元素 (Sc 、 Y 、 La 、 Ce 、 Pr 、 Nd 、 Pm 、 Sm 、 Eu 、 Gd 、 Tb 、 Dy 、 Ho 、 Er 、 Tm 、 Yb および Lu から選ばれる少なくとも 1 つの元素) を含む。

【0024】

本発明に係るコンデンサの誘電体薄膜の製造方法は、特に限定されないが、たとえば、立方晶、正方晶、斜方晶、単斜晶などの $[100]$ 方位などに配向している薄膜形成用基板を用いて、組成式: $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ で表され、前記組成式中の記号 m が正数、記号 A が Na 、 K 、 Pb 、 Ba 、 Sr 、 Ca および Bi から選ばれる少なくとも 1 つの元素、記号 B が Fe 、 Co 、 Cr 、 Ga 、 Ti 、 Nb 、 Ta 、 Sb 、 V 、 Mo および W から選ばれる少なくとも 1 つの元素であるビスマス層状化合物を主成分として有する誘電体薄膜を形成することにより、製造することができる。

【0025】

上記組成のビスマス層状化合物がc軸配向して構成される誘電体薄膜は、その膜厚を薄くしても、比較的到高誘電率（たとえば比誘電率が100超）かつ低損失（ $\tan \delta$ が0.02以下）であり、リーク特性に優れ（たとえば電界強度50kV/cmで測定したリーク電流が $1 \times 10^{-7} \text{ A/cm}^2$ 以下、ショート率が10%以下）、耐圧が向上し（たとえば1000kV/cm以上）、誘電率の温度特性に優れ（たとえば温度に対する誘電率の平均変化率が、基準温度25℃で、 $\pm 200 \text{ ppm/}^\circ\text{C}$ 以内）、表面平滑性にも優れる（たとえば表面粗さ R_a が2nm以下）。

【0026】

また、本発明に係るコンデンサの誘電体薄膜は、薄くしても比較的高誘電率を保つことができ、しかも表面平滑性が良好なので、単層でも大容量化が可能であると共に、多層に積層し、さらに大容量化を図ることも可能である。

【0027】

さらに、本発明のコンデンサは、周波数特性に優れ（たとえば特定温度下における高周波領域1MHzでの誘電率の値と、それよりも低周波領域の1kHzでの誘電率の値との比が、絶対値で0.9～1.1）、電圧特性にも優れる（たとえば特定周波数下における測定電圧0.1Vでの誘電率の値と、測定電圧5Vでの誘電率の値との比が、絶対値で0.9～1.1）。

【0028】

さらにまた、本発明のコンデンサは、静電容量の温度特性に優れる（温度に対する静電容量の平均変化率が、基準温度25℃で、 $\pm 200 \text{ ppm/}^\circ\text{C}$ 以内）。

【0029】

なお、本発明でいう「薄膜」とは、各種薄膜形成法により形成される厚さ0.2nmから数 μm 程度の材料の膜をいい、焼結法により形成される厚さ数百 μm 程度以上の厚膜のバルク（塊）を除く趣旨である。薄膜には、所定の領域を連続的に覆う連続膜の他、任意の間隔で断続的に覆う断続膜も含まれる。薄膜は、薄膜形成用基板面の一部に形成してあってもよく、あるいは全部に形成してあってもよい。

【0030】

【発明の実施の形態】

以下、本発明を、図面に示す実施形態に基づき説明する。

図1本発明の一実施形態に係るコンデンサの概略断面図、

図2は図1に示すコンデンサの用途を示す回路図、

図3は図1に示すコンデンサの配置位置の例を示す概略図、

図4は本発明の実施例に係るコンデンサの周波数特性を表すグラフ、

図5は本発明の実施例に係るコンデンサの電圧特性を表すグラフである。

【0031】

第1実施形態

図1に示す本実施形態に係る電源ノイズ低減用薄膜コンデンサ2は、誘電体薄膜を単層で形成する薄膜コンデンサである。このコンデンサ2は、たとえば図2に示すように、デカップリングコンデンサ2aとして用いられても良く、あるいはバイパスコンデンサとして用いられても良い。

【0032】

図2に示すように、デカップリングコンデンサ2aは、電源20と半導体集積回路(LSI)22との間に並列に接続され、電源ノイズを低減する。また、本発明のコンデンサがバイパスコンデンサとして用いられる場合でも、電源ノイズを低減することができる。

【0033】

図1に示すように、コンデンサ2は、薄膜形成用基板4を有し、この薄膜形成用基板4の上には下部電極薄膜6が形成されている。下部電極薄膜6の上には誘電体薄膜8が形成されている。誘電体薄膜8の上には上部電極薄膜10が形成されている。

【0034】

薄膜形成用基板4としては、格子整合性の良い単結晶（たとえば、 SrTiO_3 単結晶、 MgO 単結晶、 LaAlO_3 単結晶など）、アモルファス材料（たとえば、ガラス、溶融石英、 SiO_2 / Si など）、合成樹脂（たとえばポリイミド樹脂）、その他の材料（たとえば、 ZrO_2 / Si 、 CeO_2 / S

i など)などで構成される。特に、立方晶、正方晶、斜方晶、単斜晶などの〔100〕方位などに配向している薄膜形成用基板で構成していることが好ましい。薄膜形成用基板4の厚みは、特に限定されず、たとえば10～1000 μ m程度である。

【0035】

薄膜形成用基板4に格子整合性の良い単結晶を用いる場合の下部電極薄膜6としては、たとえば、 CaRuO_3 や SrRuO_3 などの導電性酸化物、あるいはPtやRuなどの貴金属で構成してあることが好ましく、より好ましくは〔100〕方位に配向した導電性酸化物あるいは貴金属で構成される。薄膜形成用基板4として〔100〕方位に配向しているものを用いると、その表面に〔100〕方位に配向した導電性酸化物あるいは貴金属を形成することができる。下部電極薄膜6を〔100〕方位に配向した導電性酸化物あるいは貴金属で構成することで、下部電極薄膜6上に形成される誘電体薄膜8の〔001〕方位への配向性、すなわちc軸配向性が高まる。このような下部電極薄膜6は、通常の薄膜形成法で作製されるが、たとえばスパッタリング法やパルスレーザー蒸着法(PLD)等の物理的蒸着法において、下部電極薄膜6が形成される薄膜形成用基板4の温度を、好ましくは300℃以上、より好ましくは500℃以上として形成することが好ましい。

【0036】

薄膜形成用基板4にアモルファス材料を用いる場合の下部電極薄膜6としては、たとえばITOなどの導電性ガラスで構成することもできる。薄膜形成用基板4に格子整合性の良い単結晶を用いた場合、その表面に〔100〕方位に配向した下部電極薄膜6を形成することが容易であり、これにより、該下部電極薄膜6上に形成される誘電体薄膜8のc軸配向性が高まりやすい。しかしながら、薄膜形成用基板4にガラスなどのアモルファス材料を用いても、c軸配向性が高められた誘電体薄膜8を形成することは可能である。この場合、誘電体薄膜8の成膜条件を最適化する必要がある。

【0037】

その他の下部電極薄膜6としては、たとえば、金(Au)、パラジウム(Pd

）、銀（Ag）などの貴金属またはそれらの合金の他、ニッケル（Ni）、銅（Cu）などの卑金属またはそれらの合金を用いることができる。

【0038】

下部電極薄膜6の厚みは、特に限定されないが、好ましくは10～1000nm、より好ましくは50～100nm程度である。

【0039】

上部電極薄膜10としては、前記下部電極薄膜6と同様の材質で構成することができる。また、その厚みも同様とすればよい。

【0040】

誘電体薄膜8は、本発明の薄膜容量素子用組成物の一例であり、組成式： $(Bi_2O_2)^{2+}(A_{m-1}B_mO_{3m+1})^{2-}$ 、または $Bi_2A_{m-1}B_mO_{3m+3}$ で表されるビスマス層状化合物を含有する。一般に、ビスマス層状化合物は、 $(m-1)$ 個の ABO_3 で構成されるペロブスカイト格子が連なった層状ペロブスカイト層の上下を、一対のBiおよびOの層でサンドイッチした層状構造を示す。本実施形態では、このようなビスマス層状化合物の $[001]$ 方位への配向性、すなわちc軸配向性が高められている。すなわち、ビスマス層状化合物のc軸が、薄膜形成用基板4に対して垂直に配向するように誘電体薄膜8が形成されている。

【0041】

本発明では、ビスマス層状化合物のc軸配向度が100%であることが特に好ましいが、必ずしもc軸配向度が100%でなくてもよく、ビスマス層状化合物の、好ましくは80%以上、より好ましくは90%以上、さらに好ましくは95%以上がc軸配向していればよい。たとえば、ガラスなどのアモルファス材料で構成される薄膜形成用基板4を用いてビスマス層状化合物をc軸配向させる場合には、該ビスマス層状化合物のc軸配向度が、好ましくは80%以上であればよい。また、後述する各種薄膜形成法を用いてビスマス層状化合物をc軸配向させる場合には、該ビスマス層状化合物のc軸配向度が、好ましくは90%以上、より好ましくは95%以上であればよい。

【0042】

ここでいうビスマス層状化合物の c 軸配向度 (F) とは、完全にランダムな配向をしている多結晶体の c 軸の X 線回折強度を P_0 とし、実際の c 軸の X 線回折強度を P とした場合、 $F(\%) = (P - P_0) / (1 - P_0) \times 100 \dots$ (式 1) により求められる。式 1 でいう P は、 (001) 面からの反射強度 $I(001)$ の合計 $\Sigma I(001)$ と、各結晶面 (hkl) からの反射強度 $I(hkl)$ の合計 $\Sigma I(hkl)$ との比 $(\{\Sigma I(001) / \Sigma I(hkl)\})$ であり、 P_0 についても同様である。但し、式 1 では c 軸方向に 100% 配向している場合の X 線回折強度 P を 1 としている。また、式 1 より、完全にランダムな配向をしている場合 ($P = P_0$) には、 $F = 0\%$ であり、完全に c 軸方向に配向をしている場合 ($P = 1$) には、 $F = 100\%$ である。

【0043】

なお、ビスマス層状化合物の c 軸とは、一对の $(Bi_2O_2)^{2+}$ 層同士を結ぶ方向、すなわち $[001]$ 方位を意味する。このようにビスマス層状化合物を c 軸配向させることで、誘電体薄膜 8 の誘電特性が最大限に発揮される。すなわち、誘電体薄膜 8 の膜厚をたとえば 100 nm 以下と薄くしても、比較的高誘電率かつ低損失 ($\tan \delta$ が低い) を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。 $\tan \delta$ が減少すれば、損失 $Q(1 / \tan \delta)$ 値は上昇する。

【0044】

上記式中、記号 m は正数であれば特に限定されない。

【0045】

なお、記号 m が偶数であると、 c 面と平行に鏡映面を持つため、該鏡映面を境として自発分極の c 軸方向成分は互いにうち消し合って、 c 軸方向に分極軸を有さないこととなる。このため、常誘電性が保持されて、誘電率の温度特性が向上するとともに、低損失 ($\tan \delta$ が低い) が実現される。

【0046】

上記式中、記号 A は、 Na 、 K 、 Pb 、 Ba 、 Sr 、 Ca および Bi から選ばれる少なくとも 1 つの元素で構成される。なお、記号 A を 2 つ以上の元素で構成する場合において、それらの比率は任意である。

【0047】

上記式中、記号Bは、Fe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素で構成される。なお、記号Bを2つ以上の元素で構成する場合において、それらの比率は任意である。

本発明において、特に好ましくは、ビスマス層状化合物が、化学式： $\text{Ca}_x \text{Sr}_{(1-x)} \text{Bi}_4 \text{Ti}_4 \text{O}_{15}$ で表され、前記化学式中のxが $0 \leq x \leq 1$ である。この組成の場合に、特に温度特性が向上する。

【0048】

誘電体薄膜8には、前記ビスマス層状化合物に対し、Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから選ばれる少なくとも1つの元素Re（Yを含む希土類元素）をさらに有していることが好ましい。希土類元素による置換量は、mの値により異なるが、たとえばm=3の場合、組成式： $\text{Bi}_2 \text{A}_{2-x} \text{Re}_x \text{B}_3 \text{O}_{12}$ において、好ましくは $0.4 \leq x \leq 1.8$ 、より好ましくは $1.0 \leq x \leq 1.4$ である。希土類元素をこの範囲で置換することで、誘電体薄膜8のキュリー温度（強誘電体から常誘電体への相転移温度）を好ましくは -100°C 以上 100°C 以下、より好ましくは -50°C 以上 50°C 以下に収めることが可能となる。キュリー一点が $-100^\circ\text{C} \sim +100^\circ\text{C}$ であると、誘電体薄膜8の誘電率が上昇する。キュリー温度は、DSC（示差走査熱量測定）などによっても測定することができる。なお、キュリー一点が室温（ 25°C ）未満になると、 $\tan \delta$ がさらに減少し、その結果、損失Q値がさらに上昇する。

【0049】

また、たとえばmが偶数であるm=4の場合、組成式： $\text{Bi}_2 \text{A}_{3-x} \text{Re}_x \text{B}_4 \text{O}_{15}$ において、好ましくは $0.01 \leq x \leq 2.0$ 、より好ましくは $0.1 \leq x \leq 1.0$ である。

【0050】

なお、誘電体薄膜8は、希土類元素Reを有していなくとも、後述するようにリーク特性に優れるものではあるが、Re置換によりリーク特性を一層優れたものとすることができる。

【0051】

たとえば、希土類元素Reを有していない誘電体薄膜8では、電界強度50 kV/cmで測定したときのリーク電流を、好ましくは $1 \times 10^{-7} \text{ A/cm}^2$ 以下、より好ましくは $5 \times 10^{-8} \text{ A/cm}^2$ 以下とすることができ、しかもショート率を、好ましくは10%以下、より好ましくは5%以下とすることができる。

【0052】

これに対し、希土類元素Reを有している誘電体薄膜8では、同条件で測定したときのリーク電流を、好ましくは $5 \times 10^{-8} \text{ A/cm}^2$ 以下、より好ましくは $1 \times 10^{-8} \text{ A/cm}^2$ 以下とすることができ、しかもショート率を、好ましくは5%以下、より好ましくは3%以下とすることができる。

【0053】

誘電体薄膜8は、真空蒸着法、高周波スパッタリング法、パルスレーザー蒸着法(PLD)、MOCVD (Metal Organic Chemical Vapor Deposition) 法、液相法(CSD法)などの各種薄膜形成法を用いて形成することができる。誘電体薄膜8を、特に低温で成膜する必要がある場合には、プラズマCVD、光CVD、レーザーCVD、光CSD、レーザーCSD法が好ましい。

【0054】

本実施形態では、特定方位([100]方位等)に配向している薄膜形成用基板等を用いて誘電体薄膜8を形成する。製造コストを低下させる観点からは、アモルファス材料で構成された薄膜形成用基板4を用いることがより好ましい。このようにして形成された誘電体薄膜8を用いれば、特定組成のビスマス層状化合物がc軸配向して構成される。このような誘電体薄膜8およびこれを用いた薄膜コンデンサ2では、誘電体薄膜の膜厚をたとえば200 nm以下と薄くしても、比較的高誘電率かつ低損失を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。

【0055】

誘電体薄膜8を薄くすることができるので、コンデンサ2の高容量化と、小型化とを同時に実現することができる。本実施形態では、コンデンサ2における薄

膜形成用基板および電極を含む全体の厚みを、10～100 μ m程度に薄くすることが可能である。

【0056】

また、誘電体薄膜8は、特に高温での温度特性に優れ、高温（たとえば120 $^{\circ}$ C）においても、誘電率の変化が少ない。このため、この誘電体薄膜8を有するコンデンサ2は、たとえばデカップリングコンデンサとして、図3に示すように、LSI22と中間回路基板24との間で、LSIに密着して配置することが可能になる。LSI22と中間回路基板24との間は、半田バンプにより接続され、その隙間が小さくなる傾向にあるが、このコンデンサ2の厚みは、極めて薄いので、その間に装着することが可能になる。

【0057】

しかも、LSI22は、高温になることがあるが、コンデンサ2の誘電体薄膜は、温度特性に優れているので、高温でも特性変化が少なく、ノイズ低減効果に優れている。

【0058】

なお、本発明は、上述した実施形態に限定されるものではなく、本発明の範囲内で種々に改変することができる。

たとえば、コンデンサ2の配置位置は、図3に示すLSI22と中間回路基板24との間に限定されず、回路基板24またはマザーボード（回路基板）28の凹部に埋め込んで装着されても良く、あるいは回路基板24または28の表面に装着されても良く、回路基板24または28の内部に一体化して形成されても良く、接続用ソケット26の内部に配置されても良い。いずれの場合でも、本発明のコンデンサは、小型であるために、どのような箇所にも配置することができる。本発明のコンデンサは、このようにLSIの近傍に配置できるので、低インダクタンス化が可能である。

なお、本発明のコンデンサは、LSI22、中間回路基板24、マザーボード28などに直接に形成しても良い。

【0059】

また、誘電体薄膜8は、薄膜形成用基板の表面に電極膜を介して多層に積層し

ても良い。本発明に係るコンデンサの誘電体薄膜は、表面平滑性に優れているので、薄くしても絶縁性および耐圧性に優れ、従来よりも多数の積層が可能である。

【0060】

【実施例】

以下、本発明を、さらに詳細な実施例に基づき説明するが、本発明は、これら実施例に限定されない。

【0061】

実施例1

下部電極薄膜となる SrRuO_3 を $[100]$ 方位にエピタキシャル成長させた SrTiO_3 単結晶基板 ($(100) \text{SrRuO}_3 // (100) \text{SrTiO}_3$) を 700°C に加熱した。次に、 SrRuO_3 下部電極薄膜の表面に、 $\text{Ca}(\text{C}_{11}\text{H}_{19}\text{O}_2)_2(\text{C}_8\text{H}_{23}\text{N}_5)_2$ 、 $\text{Sr}(\text{C}_{11}\text{H}_{19}\text{O}_2)_2(\text{C}_8\text{H}_{23}\text{N}_5)_2$ 、 $\text{Bi}(\text{CH}_3)_3$ 及び $\text{Ti}(\text{O}-i-\text{C}_3\text{H}_7)_4$ を原料に用い、MOCVD法にて、膜厚約 100nm の $\text{Ca}_x\text{Sr}(1-x)\text{Bi}_4\text{Ti}_4\text{O}_{15}$ 薄膜 (誘電体薄膜) を、 $x=0, 1$ と変化させて複数形成した。 x の値の制御は、 Ca 原料および Sr 原料のキャリアガス流量を調整することにより行った。

なお、上記化学式において、 $x=0$ の時には、 $\text{SrBi}_4\text{Ti}_4\text{O}_{15}$ 薄膜 (SBTi 薄膜/組成式: $\text{Bi}_2 A_{m-1} B_m \text{O}_{3m+3}$ において、記号 $m=4$ 、記号 $A_3 = \text{Sr} + \text{Bi}_2$ および記号 $B_4 = \text{Ti}_4$ として表される) となる。また、 $x=1$ の時には、 $\text{CaBi}_4\text{Ti}_4\text{O}_{15}$ 薄膜 (CBTi 薄膜/組成式: $\text{Bi}_2 A_{m-1} B_m \text{O}_{3m+3}$ において、記号 $m=4$ 、記号 $A_3 = \text{Ca} + \text{Bi}_2$ および記号 $B_4 = \text{Ti}_4$ として表される) となる。

【0062】

これらの誘電体薄膜の結晶構造を X 線回折 (XRD) 測定したところ、 $[001]$ 方位に配向していること、すなわち SrTiO_3 単結晶基板表面に対して垂直に c 軸配向していることが確認できた。また、これらの誘電体薄膜の表面粗さ (R_a) を、JIS-B0601 に準じて、AFM (原子間力顕微鏡、セイコ

ーインストルメンツ社製、SPI3800)で測定した。

【0063】

次に、これらの誘電体薄膜の表面に、0.1mm ϕ のPt上部電極薄膜をスパッタリング法により形成し、薄膜コンデンサのサンプルを作製した。

【0064】

得られたコンデンササンプルの電気特性(誘電率、 $\tan \delta$ 、損失Q値、リーク電流、耐圧)および誘電率の温度特性を評価した。

誘電率(単位なし)は、コンデンササンプルに対し、デジタルLCRメータ(YHP社製4274A)を用いて、室温(25℃)、測定周波数100kHz(AC20mV)の条件で測定された静電容量と、コンデンササンプルの電極寸法および電極間距離とから算出した。

$\tan \delta$ は、上記静電容量を測定した条件と同一条件で測定し、これに伴って損失Q値を算出した。

【0065】

リーク電流特性(単位はA/cm²)は、電界強度50kV/cmで測定した。

【0066】

誘電率の温度特性は、コンデンササンプルに対し、上記条件で誘電率を測定し、基準温度を25℃としたとき、-55～+150℃の温度範囲内での温度に対する誘電率の平均変化率($\Delta \epsilon$)を測定し、温度係数(ppm/℃)を算出した。耐圧(単位はkV/cm)は、リーク特性測定において、電圧を上昇させることにより測定した。

これらの結果を表1に示す。

【0067】

【表1】

	x.	基板の 面方位	膜の配向 方向	膜厚 (nm)	表面粗さ Ra (nm)	耐圧 (kV/cm)	リーク電流 (A/cm ²)	誘電率	温度係数 (ppm/°C)	tan δ	損失Q値
実施例1	0	[100]	[001]	100	<2	>1000	<1×10 ⁻⁷	200	-150	<0.02	>50
実施例1	1	[100]	[001]	100	<2	>1000	<1×10 ⁻⁷	230	90	<0.02	>50

【0068】

評価

表1に示すように、実施例1で得られたビスマス層状化合物のc軸配向膜は、耐圧が 1000 kV/cm 以上に高く、リーク電流が 1×10^{-7} 以下程度に低く、誘電率が200以上で、 $\tan \delta$ が0.02以下であり、損失Q値も50以上であることが確認できた。これにより、より一層の薄膜化が期待でき、ひいては薄膜コンデンサとしての高容量化も期待できる。

【0069】

また、実施例1では、温度係数が $\pm 150\text{ ppm/}^\circ\text{C}$ 以下と非常に小さいのに、誘電率が200以上と比較的大きく、温度補償用コンデンサ材料として優れた基本特性を有していることも確認できた。さらに、実施例1では、表面平滑性に優れることから、積層構造作製に好適な薄膜材料であることも確認できた。すなわち、実施例1により、ビスマス層状化合物のc軸配向膜の有効性が確認できた。

【0070】

実施例2

本実施例では、実施例1で作製された薄膜コンデンサのサンプルを用いて、周波数特性および電圧特性を評価した。

【0071】

周波数特性は、以下のようにして評価した。コンデンササンプルについて、室温(25°C)にて周波数を 1 kHz から 1 MHz まで変化させ、静電容量を測定し、誘電率を計算した結果を図4に示した。静電容量の測定にはLCRメータを用いた。図4に示すように、特定温度下での周波数を 1 MHz まで変化させても、誘電率の値が変化しないことが確認できた。すなわち周波数特性に優れていることが確認された。

【0072】

電圧特性は、以下のようにして評価した。コンデンササンプルについて、特定の周波数(100 kHz)下での測定電圧(印加電圧)を 0.1 V (電界強度 5 kV/cm)から 5 V (電界強度 250 kV/cm)まで変化させ、特定電圧下

での静電容量を測定（測定温度は25℃）し、誘電率を計算した結果を図5に示した。静電容量の測定にはLCRメータを用いた。図5に示すように、特定周波数下での測定電圧を5Vまで変化させても、誘電率の値が変化しないことが確認できた。すなわち電圧特性に優れていることが確認された。

【0073】

実施例3

まず、[100]方位に配向している SrTiO_3 単結晶基板（厚さ0.3mm）を準備し、この基板上に所定パターンのメタルマスクを施し、パルスレーザー蒸着法にて、内部電極薄膜としての SrRuO_3 製電極薄膜を膜厚100nmで形成した（パターン1）。

【0074】

次に、パルスレーザー蒸着法にて、内部電極薄膜を含む基板の全面に、誘電体薄膜としての $\text{Ca}_x\text{Sr}(1-x)\text{Bi}_4\text{Ti}_4\text{O}_{15}$ 薄膜（誘電体薄膜）を、 $x=0$ で、実施例1と同様にして膜厚100nmで形成した。

【0075】

次に、この誘電体薄膜上に所定パターンのメタルマスクを施し、パルスレーザー蒸着法にて、内部電極薄膜としての SrRuO_3 製電極薄膜を膜厚100nmで形成した（パターン2）。

【0076】

次に、パルスレーザー蒸着法にて、内部電極薄膜を含む基板の全面に、再び、誘電体薄膜としての誘電体薄膜を前記と同様にして膜厚100nmで形成した。

【0077】

これらの手順を繰り返して誘電体薄膜を5層積層させた。そして、最外部に配置される誘電体薄膜の表面をシリカで構成される保護層で被覆してコンデンサ素体を得た。

【0078】

次に、コンデンサ素体の両端部に、Agで構成される一对の外部電極を形成し、縦1mm×横0.5mm×厚さ0.4mmの直方体形状の薄膜積層コンデンサのサンプルを得た。

【0079】

得られたコンデンササンプルの電気特性（誘電率、誘電損失、Q値、リーク電流、ショート率）を実施例1と同様に評価したところ、誘電率は200、 $\tan \delta$ は0.02以下、損失Q値は50以上、リーク電流は $1 \times 10^{-7} \text{ A/cm}^2$ 以下であり、良好な結果が得られた。また、コンデンササンプルの誘電率の温度特性を実施例1と同様に評価したところ、温度係数は $-20 \text{ ppm/}^\circ\text{C}$ であった。

【0080】

以上、本発明の実施形態および実施例について説明してきたが、本発明はこうした実施形態および実施例に何等限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々なる態様で実施し得ることは勿論である。

【0081】

【発明の効果】

以上説明してきたように、本発明によれば、たとえばLSIの近くに配置することが可能なほどにサイズが小型であり、高温でも特性変化が少なく、しかもバイアス依存性が少なく、大容量かつ低誘電損失で、たとえばデカップリングコンデンサやバイパスコンデンサなどのように電源ノイズ低減用薄膜コンデンサとして用いて好適なコンデンサを提供することができる。

【図面の簡単な説明】

【図1】 図1本発明の一実施形態に係るコンデンサの概略断面図である。

【図2】 図2は図1に示すコンデンサの用途を示す回路図である。

【図3】 図3は図1に示すコンデンサの配置位置の例を示す概略図である。

。

【図4】 図4は本発明の実施例に係るコンデンサの周波数特性を表すグラフである。

【図5】 図5は本発明の実施例に係るコンデンサの電圧特性を表すグラフである。

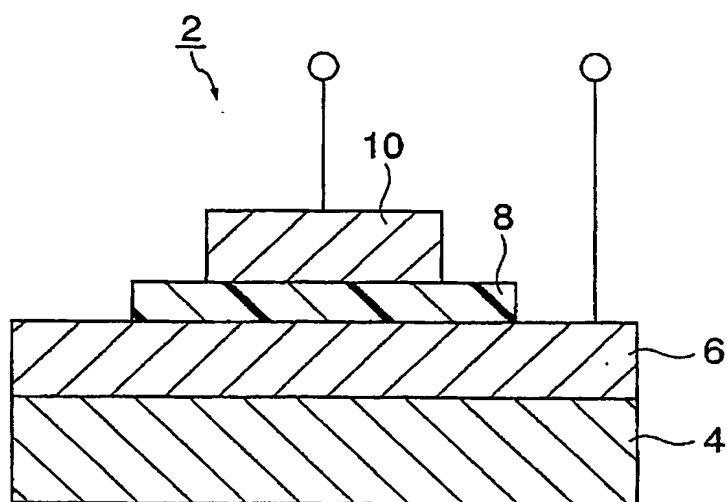
【符号の説明】

2… 薄膜コンデンサ

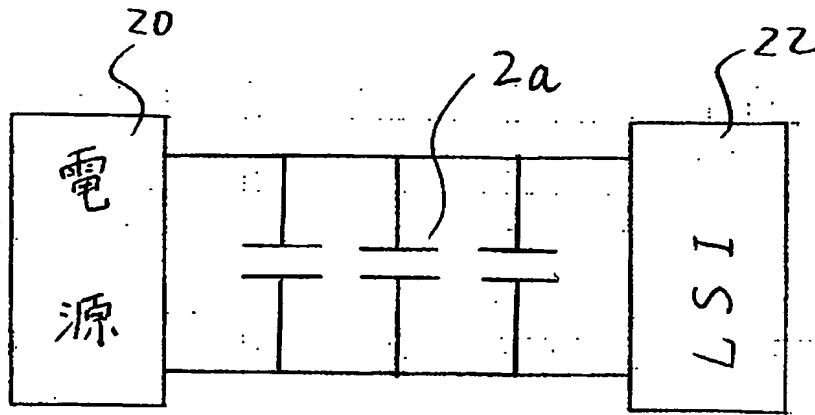
- 2 a... デカップリングコンデンサ
- 4... 薄膜形成用基板
- 6... 下部電極薄膜
- 8... 誘電体薄膜
- 1 0... 上部電極薄膜
- 2 0... 電源
- 2 2... 半導体集積回路 (L S I)
- 2 4... 中間回路基板
- 2 6... ソケット
- 2 8... マザーボード (回路基板)

【書類名】 図面

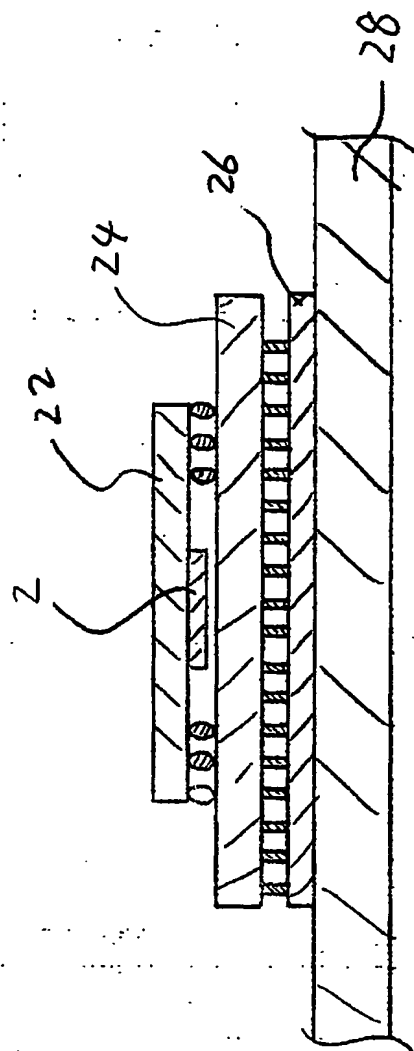
【図 1】



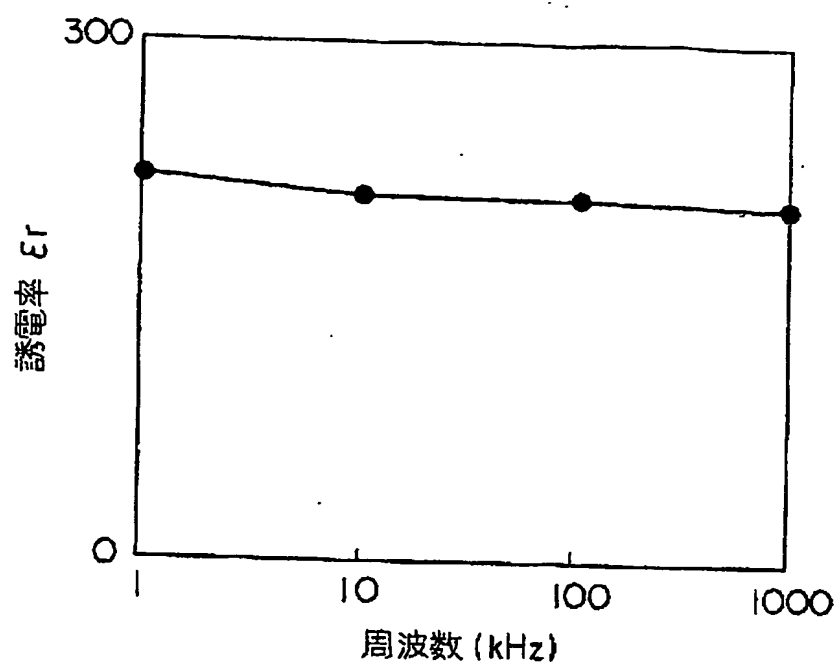
【図 2】



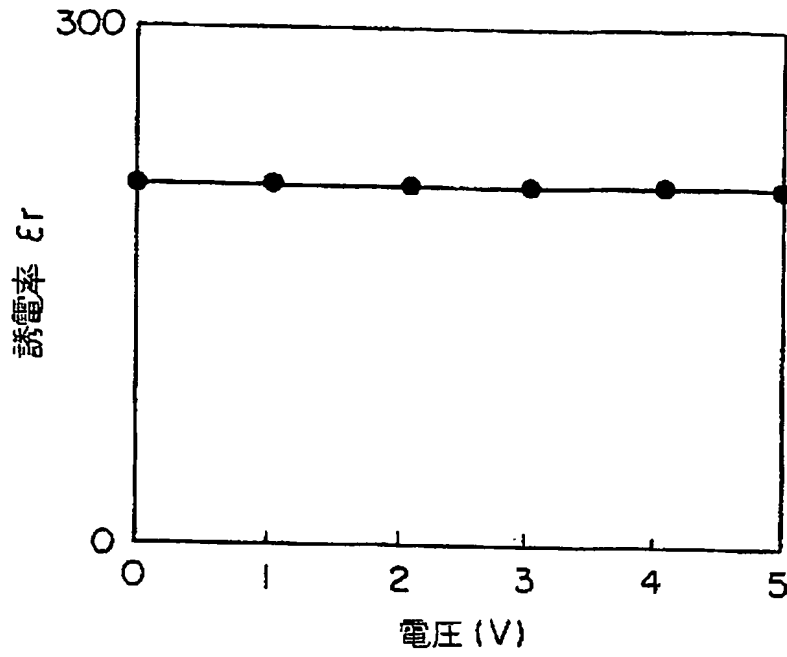
【図3】



【図4】



【図 5】



【書類名】 要約書

【要約】

【課題】 たとえばLSIの近くに配置することが可能なほどにサイズが小型であり、高温でも特性変化が少なく、しかもバイアス依存性が少なく、大容量かつ低誘電損失で、たとえばデカップリングコンデンサやバイパスコンデンサなどのように電源ノイズ低減用薄膜コンデンサとして用いて好適なコンデンサを提供すること。

【解決手段】 電源に接続され、電源ノイズを低減するためのデカップリングコンデンサである。コンデンサが、誘電体薄膜8を有し、誘電体薄膜8が、c軸が薄膜形成用基板面に対して垂直に配向しているビスマス層状化合物で構成され、ビスマス層状化合物が、組成式： $(Bi_2O_2)^{2+}(A_{m-1}B_mO_{3m+1})^{2-}$ 、または $Bi_2A_{m-1}B_mO_{3m+3}$ で表され、前記組成式中の記号mが正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素である。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2002-328570
受付番号	50201707787
書類名	特許願
担当官	土井 恵子 4264
作成日	平成14年11月18日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000003067
【住所又は居所】	東京都中央区日本橋1丁目13番1号
【氏名又は名称】	ティーディーケイ株式会社

【代理人】

申請人

【識別番号】	100097180
【住所又は居所】	東京都千代田区猿楽町2丁目1番1号 桐山ビル 前田・西出国際特許事務所
【氏名又は名称】	前田 均

【代理人】

【識別番号】	100099900
【住所又は居所】	東京都千代田区猿楽町2丁目1番1号 桐山ビル 前田・西出国際特許事務所
【氏名又は名称】	西出 眞吾

【選任した代理人】

【識別番号】	100111419
【住所又は居所】	東京都千代田区猿楽町2丁目1番1号 桐山ビル 前田・西出国際特許事務所
【氏名又は名称】	大倉 宏一郎

次頁無

特願 2 0 0 2 - 3 2 8 5 7 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 3 0 6 7]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都中央区日本橋 1 丁目 1 3 番 1 号

氏 名

ティーディーケイ株式会社

2. 変更年月日

2 0 0 3 年 6 月 2 7 日

[変更理由]

名称変更

住 所

東京都中央区日本橋 1 丁目 1 3 番 1 号

氏 名

T D K 株式会社